

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-298704

(43)Date of publication of application : 26.10.2001

(51)Int.Cl.

H04N 5/92
G11B 20/10
G11B 20/12
G11B 27/00
H04L 12/28
H04N 5/445
H04N 5/765
H04N 7/08
H04N 7/081
H04N 7/32

(21)Application number : 2000-110955

(71)Applicant : SONY CORP

(22)Date of filing : 12.04.2000

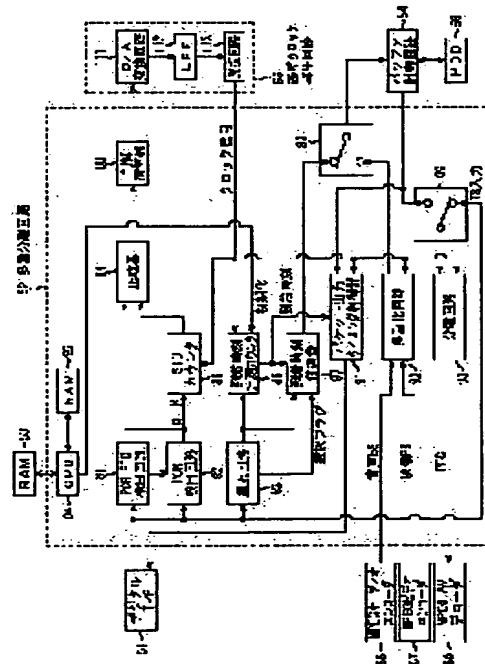
(72)Inventor : ICHIKAWA TAKAHIRO
KOBAYASHI HIROSHI
SUENAGA SHINICHI
SATO SHIGEHARU
AIBA MASAYUKI

(54) INFORMATION PROCESSING UNIT AND METHOD, AND RECORDING MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To simply erase a packet of other program while leaving a packet of a desired program.

SOLUTION: A digital interface 51 receives a transport packet. A selection circuit 83 selects a program. An arrival time addition device 87 adds identification information to identify the program to the transport packet of the selected program. A buffer control circuit 54 controls recording of the transport packet by each program to an HDD 56 in its recording unit on the basis of the identification information.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

【特許請求の範囲】

【請求項 1】 1 以上のプログラムの、符号化されているデータを受信する情報処理装置において、前記データを格納した複数のプログラムの伝送単位を受信する受信手段と、前記プログラムを選択する選択手段と、前記プログラムを識別する識別情報を、前記選択手段で選択された前記プログラムの前記伝送単位に付加する付加手段と、前記識別情報を基に、前記プログラム毎に前記伝送単位を情報記録媒体の記録単位に記録させるように記録を制御する記録制御手段とを含むことを特徴とする情報処理装置。

【請求項 2】 前記記録制御手段は、前記プログラム毎に前記伝送単位を記憶する記憶手段を有することを特徴とする請求項 1 に記載の情報処理装置。

【請求項 3】 前記伝送単位は、MPEG方式のトランスポートパケットであることを特徴とする請求項 1 に記載の情報処理装置。

【請求項 4】 前記記録単位は、セクタであることを特徴とする請求項 1 に記載の情報処理装置。

【請求項 5】 前記付加手段は、前記受信手段が受信した時刻に対応する時刻情報を、前記選択手段で選択されたプログラムの前記伝送単位に更に付加することを特徴とする請求項 1 に記載の情報処理装置。

【請求項 6】 1 以上のプログラムの、符号化されているデータを受信する情報処理装置の情報処理方法において、前記データを格納した複数のプログラムの伝送単位の受信を制御する受信制御ステップと、前記プログラムを選択する選択ステップと、前記プログラムを識別する識別情報を、前記選択ステップの処理で選択された前記プログラムの前記伝送単位に付加する付加ステップと、前記識別情報を基に、前記プログラム毎に前記伝送単位を情報記録媒体の記録単位に記録させるように記録を制御する記録制御ステップとを含むことを特徴とする情報処理方法。

【請求項 7】 1 以上のプログラムの、符号化されているデータの受信を制御する情報処理用のプログラムであって、前記データを格納した複数のプログラムの伝送単位の受信を制御する受信制御ステップと、前記プログラムを選択する選択ステップと、前記プログラムを識別する識別情報を、前記選択ステップの処理で選択された前記プログラムの前記伝送単位に付加する付加ステップと、前記識別情報を基に、前記プログラム毎に前記伝送単位を情報記録媒体の記録単位に記録させるように記録を制御する記録制御ステップとを含むことを特徴とするコン

ピュータが読み取り可能なプログラムが記録されている記録媒体。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、情報処理装置および方法、並びに記録媒体に関し、特に、1 以上のプログラムの、符号化されているデータを受信する情報処理装置および方法、並びに記録媒体に関する。

【0002】

【従来の技術】 近年、米国や欧州諸国において、MPEG (Moving Picture Image Coding Experts Group) 等の高効率符号化技術を応用して、ビデオ信号及びオーディオ信号を符号化し、通信衛星等を介して伝送し、受信側においてこれを復調するようにしたシステムが普及しつつある。

【0003】 これらのシステムでは、受信側に専用の受信・復調装置が必要となる。この受信・復調装置においては、複数チャンネルのデータが多重化されたトランスポートストリームから所望のチャンネルのトランスポートストリームを選択する部分と、所望のチャンネルのトランスポートストリームから所望のプログラムのビデオデータとオーディオデータを分離する部分と、分離したビデオデータ及びオーディオデータを復号化する部分とを備えている。

【0004】 また、このシステムでは、受信・復調装置において、前述した所望のチャンネルのトランスポートストリームの受信や所望のプログラムのビデオデータ及びオーディオデータの分離ができるようにするために、多重化されたトランスポートストリーム中に PSI (Program Specific Information: プログラム仕様情報) や EPG (Electronic Program Guide: 電子番組ガイド) あるいは SI (Service Information: サービス情報) を付加している。

【0005】 図 1 は、MPEG トランスポートストリームを記録し、または再生する、従来の記録再生装置の構成を示す図である。

【0006】 アンテナ 1 は、図示せぬ放送衛星または通信衛星から送信されてくる電波を受信して、受信した電波をダウンコンバートして RF 信号を生成し、RF 信号を IRD (Integrated Receiver and Decoder) (セットトップボックスとも称する) 2 に供給する。

【0007】 IRD 2 は、チューナ 11、デマルチプレクサ 12、MPEGAV (Audio Video) デコーダ 13、基準クロック再生回路 14、およびデジタルインターフェース 15 で構成される。アンテナ 1 から供給された RF 信号は、チューナ 11 に入力される。

【0008】 チューナ 11 は、受信部と QPSK (Quadrature Phase Shift Keying) 復調器とエラー訂正回路とから構成されており、多重化されている複数チャンネルのトランスポートストリームから、使用者が図示せぬフロ

ントパネルから指定した所望のチャンネルのトランスポートストリームを選択してQPSK復調し、さらにエラーの検出・訂正を行う。チューナ11は、MPEGトランスポートストリームを、デマルチプレクサ12およびデジタルインターフェース15に出力する。

【0009】図2(A)にチューナ11が出力するMPEGトランスポートストリームの例を示す。この図に示すように、1チャンネルのトランスポートストリームには複数のプログラム(例えば、それぞれ、図中のAチャンネル(以下、Achとも称する)、Bチャンネル(以下、Bchとも称する)、Cチャンネル(以下、Cchとも称する))に対応する)が多重化されている。ここで、プログラムとは仮想的な放送チャンネル、日本の現行放送でいえば、例えばNHK衛星第1、NHK衛星第2等の放送サービスのことである。

【0010】各プログラムのデータは所定の長さ(188バイト)でパケット化されており、その先頭にヘッダを持っている。そして、ヘッダにはデータを識別するためのPID(Packet Identification:パケットID)が付与されている。

【0011】デマルチプレクサ12は、チューナ11から供給されたMPEGトランスポートストリームを構成するパケット(トランスポートパケット)のうち、図2(B)に示すように、所定の1チャンネルに対応するものを抽出して、分離し、MPEGAVデコーダ13および基準クロック再生回路14に出力する。

【0012】デマルチプレクサ12は、この分離に際して、パケットに付与されているPID(パケットID)を見る。そして、それが所望のプログラムのビデオデータ及びオーディオデータを識別するPIDであれば、デマルチプレクサ12は、それぞれMPEGAVデコーダ13に送る。

【0013】基準クロック再生回路14は、デマルチプレクサ12から供給されたトランスポートパケットに格納されたデータを基に、基準クロックを生成して、MPEGAVデコーダ13に供給する。

【0014】MPEGAVデコーダ13は、基準クロック再生回路14から供給された基準クロックを基に、デマルチプレクサ12から供給されたパケットに含まれているMPEG方式で符号化されているデータを復号して、その結果得られた画像信号をモニタ3に出力する。

【0015】また、デマルチプレクサ12は、チューナ11から供給されたMPEGトランスポートストリームを構成するトランスポートパケットのうち、図2(C)に示すように、所定の1チャンネルに対応するものを抽出して、デジタルインターフェース15に供給する。または、デマルチプレクサ12は、チューナ11から供給されたMPEGトランスポートストリームを構成するトランスポートパケットのうち、図2(D)に示すように、複数のチャンネルに対応するものを抽出して、デジタルインターフェース15に供給する。

【0016】デジタルインターフェース15は、IEEE(Institute of Electrical and Electronics Engineers)1394の規格に準拠した通信を行うためのインターフェースである。デジタルインターフェース15は、IEEE1394の規格に準拠したシリアルバス(IEEE1394シリアルバス)を介して、HDD(Hard Disk Drive)4に接続されている。

【0017】HDD4は、IEEE1394シリアルバスを介して入力されたトランスポートパケットに、そのトランスポートパケットがHDD4に入力された時刻に対応するタイミング情報としてのタイムスタンプを付加して、タイムスタンプを付加したパケットを内部のハードディスクに記録する。HDD4は、タイムスタンプを付加したトランスポートパケットを図示せぬバッファメモリに一時記憶して、時間的に連続したパケットに変換して、ハードディスクに記録する。

【0018】HDD4が記録しているパケットを再生するとき、HDD4は、ハードディスクに記録されているパケットを順次読み出して、パケットに付加されているタイムスタンプに基づいて、パケットを送出するタイミング(送出の時間間隔)を調整して、IEEE1394の規格に準拠したシリアルバス(IEEE1394シリアルバス)を介して、それぞれのパケットをIRD2に出力する。タイミングが調整されたパケットは、IRD2からHDD4に供給されたタイミングに対応して、HDD4からIRD2に供給されるので、IRD2は、そのパケットを一時的に記憶するバッファをオーバーフローまたはアンダーフローさせることなく、画像信号を再生してモニタ3に出力することができる。

【0019】以上のようにして、デジタル放送のビデオ信号及びオーディオ信号を受信し復号化してモニタ装置に表示することができる。

【0020】次に、トランスポートストリームの付加情報について説明する。前述したように、多重化されたビットストリーム中にはPSI(プログラム使用情報)やEPG(電子番組ガイド)あるいはSI(サービス情報)が付加されている。ここでは、MPEGで規定されているPSIと欧州のデジタル放送であるDVB(Digital Video Broadcasting)システムで規定されているSIについて説明する。

【0021】PAT(Programme Association Table)は、MPEGで規定されており、PID(パケットID)は0である。そして、主な内容は、後述するNITのPIDと、PMTのPIDの記述である。

【0022】PMT(Programme Map Table)は、MPEGで規定されており、PIDは前述したPATにより決められている。主な内容は、プログラム番号とPIDとの対応の記述と、ECM(番組に付随するスクランブルデータ)のPIDの記述である。

【0023】CAT(Conditional Access Table)は、MPEGで規定されており、PIDは1である。そして、主な内容

は、EMM（顧客向けのスクランブル情報）の記述である。

【0024】NIT（Network Information Table）のPIDは0010である。そして、NITの主な内容は、ネットワーク名（衛星名、地上波送信所等）の記述と、その各トランスポートストリーム（物理チャンネル）に関する変調方式や周波数の記述である。

【0025】以下のテーブルはDVBで規定されている。

【0026】BAT（Bouquet Association Table）のPIDは0011である。そして、BATの主な内容は、ブーケ（Bouquet：番組供給者）の名称と仕向国の記述、及びトランスポートストリーム（物理チャンネル）に関するサービスの内容とCASS（Conditional Access Service System）方式の記述である。

【0027】SDT（Service Description Table）のPIDは0011である。そして、SDTの主な内容は、トランスポートストリーム（物理チャンネル）に関し、そこに含まれるサービスIDとそのブーケの名称等の記述である。ここで、サービスIDとは、NHK衛星第1、NHK衛星第2等の放送チャンネルのことである。すなわち、MPEGで規定されているプログラム番号と同じである。

【0028】EIT（Event Information Table）のPIDは0012である。そして、EITの主な内容は、イベントIDとその開始時刻、放送時間、番組内容等の記述である。そして、このイベントID毎にトランスポートストリームIDとサービスIDが記述されている。ここで、イベントとは、例えば「7時のニュース（12月1日放送分）」等の番組のことである。

【0029】TDT（Time and Data Table）のIDは0010である。そして、TDTの主な内容は、世界標準時の情報の記述である。このTDTを用いて装置内の時計（図示せず）の時刻合わせを行える。

【0030】RST（Running Status Table）のPIDは0013である。そして、RSTの主な内容は、イベントの実行状況の記述である。すなわち、あるイベントの開始前、実行中、終了等の記述をする。

【0031】次にIRD2が以上説明したPSIとSIをどのように処理するかについて説明する。

【0032】まず、IRD2は、各ネットワークの方式に合わせて、定数等の設定を行う。この情報はNITに記述されているので、各トランスポートストリームに対し変調方式、周波数、ビットレート、誤り訂正方式等が得られる。設定後、これらの情報はIRD2のEEPROM（図示せず）に格納する。

【0033】次に、EITを用いてイベントの検索を行う。各放送イベントには固有のイベントIDが付与され、EITに放送番組の名称や内容が開始時刻と共に記述され、イベント毎にそのトランスポートストリームIDとサービスIDが記述されている。そこで、EITからトランスポートストリームIDを判別し、NITで得たトランスポート

ストリームの定数を用いてデジタル信号処理装置を設定し、所望のチャンネルのトランスポートストリームを選択する。

【0034】次にデマルチプレクサ12の出力をMPEGAVデコーダ13へ送る際のIRD2の処理について説明する。

【0035】まず、IRD2は、チューナ11の出力をデマルチプレクサ12内部のバッファメモリに書き込む。バッファメモリは、データ毎に格納エリアが定められているので、それぞれのエリアに書き込む。

【0036】次に、IRD2は、バッファメモリの付加情報エリアに書き込んだ付加情報の中からPATを探す。この処理はPIDが0のパケットを探せばよい。PATにはプログラム毎のPMTのPIDが記述されている。

【0037】そこで、次にPIDが所定の値を有するのパケットを探す。これにより所望のプログラム番号に対応するPMTを検出することができる。PMTには、所望のプログラム番号の、MPEGビデオデータ、MPEGオーディオデータ、及びECMのPIDが記述されている。

【0038】したがって、所望のプログラム番号の放送を見る場合には、IRD2は、バッファメモリから、所望のプログラム番号に対応するPIDを有するパケットを読み出し、デマルチプレクサ12を通してMPEGAVデコーダ13へ送る。このときヘッダを除いたデータだけを送る。

【0039】また、IRD2は、他の所定の値が設定されたPIDを有するパケットに記述されているECM情報を用いてスクランブルをデコードする。

【0040】図1のIRD2は、さらにデマルチプレクサ12で分離したMPEGビデオデータ、MPEGオーディオデータ、及び付加情報をデジタルインタフェース15を介して外部の記録再生装置、例えばHDD4へ出力することができる。また、外部の記録再生装置が出力したMPEGビデオデータ、MPEGオーディオデータ、及び付加情報をデジタルインタフェース15を介して受信し、デマルチプレクサ12へ送ることができる。次にこれらの処理について説明する。

【0041】まずデマルチプレクサ12の出力をデジタルインタフェース15から外部へ送出する際の処理について説明する。この処理の大半は前述した通常の処理と同じであるため、異なる点についてのみ説明する。

【0042】IRD2は、MPEGビデオデータ及びMPEGオーディオデータをパケットヘッダを付けたままデジタルインタフェース15へ送る。つまり、デマルチプレクサ12は、バッファメモリから読み出すときに、ヘッダごと読み出し、デマルチプレクサ12を通してデジタルインタフェース15へ送る。

【0043】PSI及びSIもヘッダを付けたままデジタルインタフェース15へ送る。ただし、PATは選択したプログラム番号のPMTを指定するPIDだけを残し、他は除去

する。

【0044】このようにしてデジタルインタフェース15へ送られたデータは、ここから外部へ送出される。デジタルインタフェース15は、IEEE1394に準拠したものである。この場合、データをIEEE1394のアイソクロナス(Isochronous)パケットに格納して出力する。デジタルインタフェース15から出力されたアイソクロナスパケットは、外部のHDD4等へ送られる。そして、ここでアイソクロナスパケットからデータが取り出され、記録系におけるエラー訂正符号を付加され、チャンネルコーディング処理を受けた後、記録される。

【0045】アイソクロナス通信のパケットは、パケットヘッダ、ヘッダCRC、データフィールド、およびデータCRCで構成されている。

【0046】さらに、パケットヘッダは、データ長を表すData_length、このパケットで伝送されるデータのフォーマットの種類を表すTag、このパケットのチャンネル番号(0乃至63のいずれか)を示すChannel、処理のコードを表すtcode、および、各アプリケーションで規定される同期コードSyで構成されている。

【0047】ヘッダCRC(Header_CRC)は、パケットヘッダの誤り検出符号であり、データCRC(Data_CRC)は、データフィールド(Data field)の誤り検出符号である。データフィールドは、CIPヘッダとリアルタイムデータで構成されている。このうち、リアルタイムデータは、伝送する本来のデータである。

【0048】CIPヘッダは、送信ノード番号SID、パケット化の単位DBS、パケット化におけるデータの分割数FN、分割時にデータの長さを所定の固定長に合わせるために追加したクワドレット数(1クワドレットは4バイトである)QPC、ソースパケットのヘッダのフラグSPH、パケットの欠落を検出するカウンタDBC、信号フォーマットFMT、および、フォーマット依存フィールドFDFで構成されている。

【0049】アシンクロナス通信のコマンドとレスポンスのパケットは、パケットヘッダとデータブロックで構成されている。パケットヘッダには、転送先を識別するdestination_IDが配置され、その次には、処理のラベルを表すtl(Transaction Label)、リトライ再生を表すrt(Retry Code)、および、処理のコードを示すtcode(Transaction Code)、pri(Priority)が、配置されている。さらに、その次には、転送先を表すsource_IDが記録され、さらにその次には、転送先のアドレスの下位48ビットを表すdestination_offsetが配置されている。

【0050】さらにその次には、データ長を表すdata_length、および、その他の処理コードを表すextended_tcodeが配置され、最後にヘッダ内における誤りの検出符号であるheader_CRCが配置されている。

【0051】データブロックは、CTS、CT/RC、HA、OPC、OPR、および、データ内における誤りの検出符号であ

るdata_CRCで構成されている。コマンドを転送する場合、CTSには0が配置され、CT/RCとしては、要求の種類を表すコードが配置される。また、HAには、機器内の宛先のIDなどが配置される。OPCには、転送すべきコマンドが配置され、OPRには、パラメータが配置される。

【0052】レスポンスを転送する場合においては、CTSに0が配置され、CT/RCに返事の種類を表すコードが配置される。HAには、機器内の送り主のIDが配置され、OPCには、処理したコマンドのコードが配置される。また、OPRには、パラメータが配置される。

【0053】以上のように、デジタルインターフェース15は、アイソクロナス通信およびアシンクロナス通信を行い、アイソクロナス通信を利用してデータの伝送を行い、アシンクロナス通信を利用してコマンドやレスポンスの通信を行う。

【0054】なお、アイソクロナス通信においては、バスで接続されている各AV機器のうちの1つがルートとされ、このルートが、125μsを1サイクルとする最初のタイミングにおいて、サイクルスタートパケットを送信する。アイソクロナス通信を行う各AV機器は、各サイクル内における特定の時間帯の割り当てを受けており、その割り当てを受けているタイミングにおいて、所定のチャンネル番号でデータを伝送する。このように、アイソクロナス通信においては、一定の時間間隔で通信が行われることになる。

【0055】次に外部からの入力をデジタルインタフェース15からデマルチプレクサ12へ送る際の処理について説明する。外部からデジタルインタフェース15に入力されたアイソクロナスパケットは、ここで元のMPEGのビデオデータ、MPEGのオーディオデータ、及び付加情報が取り出され、デマルチプレクサ12内部のバッファメモリに書き込まれる。

【0056】バッファメモリに書き込まれたMPEGビデオデータ及びMPEGオーディオデータの処理は、前述した、チューナ11から入力されたトランスポートストリーム中のこれらのデータの処理と同じである。一方、バッファメモリに書き込まれたPSI及びSIに対して以下のように処理する。

【0057】PATとPMTはそのまま使用する。前述したように、IRD2から外部のHDD4へデータを出力する際に、PATから選択したプログラム番号のPMTを指定するPIDだけを残し、他は除去しているので、ここで外部のHDD4から入力されたデータ中のPATには入力中のプログラム番号のPMTを指定するPIDだけが記述されている。したがって、PATを見てPMTを探し、そのPMTを見て入力中のプログラムのMPEGビデオデータ及びMPEGオーディオデータを読み出すことができる。読み出したMPEGビデオデータ及びMPEGオーディオデータは、デマルチプレクサ12を通過してMPEGAVデコーダ13へ送られ、以後チューナ11からのこれらのデータと同様に処理される。

【0058】EITについては、PAT内に記述されているプログラムのアクチュアル(actual)かつプレゼント(present)の情報のみをデコードし、他は無視する。ここで、アクチュアルとは選択したチャンネルのトランスポートストリームであることを意味し、プレゼントとは選択したプログラムが現在放送中であることを意味する。

【0059】RSTについては、PAT内に記述されているプログラムに関するもののみをデコードし、他は無視する。SDTについては、PAT内に記述されているプログラムのアクチュアルのもののみをデコードし、他は無視する。

【0060】NITはチューナ11における設定に必要なであるが、デマルチプレクサ12においては必要ないので無視する。BATについても同様に無視する。

【0061】TDTについては、外部の記録/再生装置の再生信号を入力する際には、記録再生装置の再生信号中のTDTは録画時の時刻を示すものであって、現在の時刻を示すものではないため、このTDTは無視する。

【0062】

【発明が解決しようとする課題】しかしながら、HDD4に記録されている所望のプログラムに対応するパケットを残したまま、他のプログラム対応するパケットを消去するには、非常に、手間がかかった。

【0063】本発明はこのような状況に鑑みてなされたものであり、簡単に、所望のプログラムのパケットなどの伝送単位を残したまま、他のプログラムの伝送単位を消去することができるようにすることを目的とする。

【0064】

【課題を解決するための手段】請求項1に記載の情報処理装置は、データを格納した複数のプログラムの伝送単位を受信する受信手段と、プログラムを選択する選択手段と、プログラムを識別する識別情報を、選択手段で選択されたプログラムの伝送単位に付加する付加手段と、識別情報を基に、プログラム毎に伝送単位を情報記録媒体の記録単位に記録させるように記録を制御する記録制御手段とを含むことを特徴とする。

【0065】記録制御手段は、プログラム毎に伝送単位を記憶する記憶手段を有するようにすることができる。

【0066】情報処理装置は、伝送単位を、MPEG方式のトランスポートパケットとすることができる。

【0067】情報処理装置は、記録単位を、セクタとすることができる。

【0068】付加手段は、受信手段が受信した時刻に対応する時刻情報を、選択手段で選択されたプログラムの伝送単位に更に付加するようにすることができる。

【0069】請求項6に記載の情報処理方法は、データを格納した複数のプログラムの伝送単位の受信を制御する受信制御ステップと、プログラムを選択する選択ステップと、プログラムを識別する識別情報を、選択ステップの処理で選択されたプログラムの伝送単位に付加する

付加ステップと、識別情報を基に、プログラム毎に伝送単位を情報記録媒体の記録単位に記録させるように記録を制御する記録制御ステップとを含むことを特徴とする。

【0070】請求項7に記載の記録媒体のプログラムは、データを格納した複数のプログラムの伝送単位の受信を制御する受信制御ステップと、プログラムを選択する選択ステップと、プログラムを識別する識別情報を、選択ステップの処理で選択されたプログラムの伝送単位に付加する付加ステップと、識別情報を基に、プログラム毎に伝送単位を情報記録媒体の記録単位に記録させるように記録を制御する記録制御ステップとを含むことを特徴とする。

【0071】請求項1に記載の情報処理装置、請求項6に記載の情報処理方法、および請求項7に記載の記録媒体においては、データを格納した複数のプログラムの伝送単位が受信され、プログラムが選択され、プログラムを識別する識別情報が、選択されたプログラムの伝送単位に付加され、識別情報を基に、プログラム毎に伝送単位を情報記録媒体の記録単位に記録させるように記録が制御される。

【0072】

【発明の実施の形態】図3は、本発明に係るAVHDD31の一実施の形態の構成を示す図である。図1に示す場合と同様の部分には、同一の番号を付してあり、その説明は省略する。

【0073】デジタルインターフェース51は、IEEE1394の規格に準拠したシリアルバス(IEEE1394シリアルバス)を介して、IRD2およびドライブ33と接続し、IEEE1394の規格に準拠した通信を行うためのインターフェースである。デジタルインターフェース51は、トランスポートパケットなどの、IEEE1394の規格に準拠した方式のパケットに格納されて、IRD2またはドライブ33から供給されたデータまたはプログラムを多重分離回路52に供給すると共に、多重分離回路52から供給されたデータをIEEE1394の規格に準拠した方式のパケットに格納して、IRD2またはドライブ33に送信する。

【0074】MPEGビデオエンコーダ57は、入力されたアナログ映像信号を基に、MPEG方式に準拠した映像のエレメンタリストリームを生成して、多重分離回路52に供給する。

【0075】MPEGオーディオエンコーダ57は、入力されたアナログ音声信号を基に、MPEG方式に準拠した音声のエレメンタリストリームを生成して、多重分離回路52に供給する。

【0076】多重分離回路52は、デジタルインターフェース51を介して、IRD2から供給されたトランスポートパケットに、後述するタイムスタンプを付加して、バッファ制御回路54に出力するか、または、トランスポートパケットを、映像のデータが格納されているパケ

ットと音声のデータが格納されているパケットとに分離して、パケットサイズドエレメンタリストリームを生成して、生成したパケットサイズドエレメンタリストリームをMPEGAVデコーダ59に出力する。

【0077】多重分離回路52は、MPEGビデオエンコーダ57から供給されたMPEG方式に準拠した映像のエレメンタリストリーム、およびMPEG方式に準拠した音声のエレメンタリストリームを多重化して、バッファ制御回路54に出力する。

【0078】基準クロック再生回路55は、多重分離回路52から供給されたパケットをHDD56に記録するとき、多重分離回路52から供給されたパケットに格納されているデータを基に、基準クロックを生成して、生成した基準クロックを多重分離回路52およびMPEGAVデコーダ59に供給する。基準クロック再生回路55は、HDD56に記録されているパケットを再生するとき、固定の周波数(27MHz)の基準クロックを生成して、生成した基準クロックを多重分離回路52およびMPEGAVデコーダ59に供給する。

【0079】RAM(Random-Access Memory)53は、多重分離回路52が実行するプログラムまたはプログラムの実行に必要なデータなどを記憶する。

【0080】バッファ制御回路54は、例えば、ATA(AT Attachment)またはSCSI(Small Computer System Interface)に規定される規格に基づいて、HDD56にデータを記録されると共に、HDD56に記録されているデータを読み出す。バッファ制御回路54は、その内部に、いわゆるリングバッファを形成するバッファメモリを有し、多重分離回路52から供給された、タイムスタンプが付加されたトランスポートパケットをそのバッファメモリに一時的に記憶して、バッファメモリに記憶されているトランスポートパケットを、所定の数のトランスポートパケット単位でHDD56に出力する。バッファ制御回路54は、HDD56から供給されたパケットを多重分離回路52に出力する。

【0081】HDD56は、バッファ制御回路54から供給されたタイムスタンプが付加されたトランスポートパケットを記録するとともに、記録されている、タイムスタンプが付加されたパケットを読み出してバッファ制御回路54に出力する。

【0082】MPEGAVデコーダ59は、基準クロック再生回路55から供給された基準クロックを基に、多重分離回路52から供給されたパケットサイズドエレメンタリストリームを復号して、復号により得られた映像および音声の信号をモニタ32に出力する。

【0083】モニタ32は、MPEGAVデコーダ59から供給された映像および音声の信号を基に、映像を表示するとともに、音声を出力する。

【0084】ドライブ33は、装着されている磁気ディスク41、光ディスク42、光磁気ディスク43、また

は半導体メモリ44から、AVHDD31が実行するプログラムまたはデータを読み出して、IEEE1394シリアルバスおよびデジタルインターフェース51を介して、多重分離回路52に供給する。

【0085】次に、図4を参照して、多重分離回路52および基準クロック再生回路55の構成を説明する。デジタルインターフェース51から供給されたトランスポートパケットは、PCR PID検出回路81、PCR検出回路82、選択回路83、およびスイッチ90に入力される。

【0086】図5は、例えば、多重分離回路52に供給されるMPEG2トランスポートストリームの構造を説明する図である。トランスポートストリームは、188バイトの固定長のトランスポートパケットにより多重化されている。

【0087】トランスポートパケットは、同期バイト、誤り表示、ユニット開始表示、トランスポートパケットプライオリティ、PID(Packet Identification)、スクランブル制御、アダプテーションフィールド制御、巡回カウンタ、アダプテーションフィールド、およびペイロードから構成される。

【0088】同期バイトは、トランスポートパケットの先頭を検出するためのデータである。誤り表示は、このパケット中のビットエラーの有り無しを表示する。ユニット開始表示は、新たなパケットサイズドエレメンタリストリームがこのトランスポートパケットのペイロードから開始されることを表示する。

【0089】トランスポートパケットプライオリティは、このパケットの重要度を示す。PIDは、13ビットのストリーム識別情報で、このパケットのストリームの属性を示す。スクランブル制御は、このパケットのペイロードのスクランブルの有り無しを示す。

【0090】アダプテーションフィールド制御は、このパケットのアダプテーションフィールドの有り無し、およびペイロードの有り無しを示す。巡回カウンタは、同じPIDを有するパケットが伝送の途中で一部廃棄されたか否かを検出するための情報である。

【0091】アダプテーションフィールドは、更に、アダプテーションフィールド長、不連続表示、ランダムアクセス表示、ストリーム優先表示、フラグ、オプションフィールド、およびスタッフィングバイトから構成される。

【0092】不連続表示は、次の同じPIDのパケットで、システムクロックがリセットされ、新たな内容になることを示す。ランダムアクセス表示は、映像のシーケンスヘッダまたは音声のフレームの始まりを示し、ランダムアクセスのエントリポイントであることを示す。フラグに含まれるPCR(Program Clock Reference)フラグは、オプションフィールドにPCRが含まれるか否かなどを示す。

【0093】オプションフィールドは、更に、PCR、0

PCR (Original Program Clock Reference)、スプライスカウントダウンなどから構成される。PCRは、AVHDD31などの時刻基準となるSTC (System Time Clock) をセットまたは校正するためのデータである。MPEG2の規格は、PCRを格納しているパケットが到達する時間の間隔を、100msec以内と定めている。

【0094】多重分離回路52は、PCRが格納されているトランスポートパケットのPIDを取得して、そのPIDに対応するトランスポートパケットに格納されているアダプテーションフィールド制御およびPCRフラグを基に、そのトランスポートパケットにPCRが含まれている否かを判定して、そのトランスポートパケットにPCRが含まれていると判定された場合、PCRを取得する。

【0095】図4に戻り、図示せぬ操作部に対する使用者の操作により所望のプログラムを記録するようにAVHDD31が設定されたとき、PCRPID検出回路81は、その設定に対応する、CPU94から供給される信号に基づいて、PIDが0であるトランスポートパケットからPATを取得し、PATからPMTが格納されているパケットのPIDを取得する。PCRPID検出回路81は、そのPIDを基にトランスポートパケットからPMTを取得し、更に、PMTから所定のプログラムのPCRが格納されているパケットのPIDを取得して、取得したPIDをPCR検出回路82に供給する。

【0096】PCR検出回路82は、PCRPID検出回路81から供給された、所定のプログラムのPCRが格納されているパケットのPIDを基に、トランスポートパケットから所定のプログラムに対応するPCRを抽出して、抽出したPCRを比較器84およびSTCカウンタ85に供給する。

【0097】AVHDD31が記録を開始して最初にPCR検出回路82からPCRが供給されたとき、STCカウンタ85は、そのPCRの値を、カウント値の初期値として設定し、基準クロック再生回路55から供給されたクロック信号を基に、カウント値をカウントアップする。

【0098】AVHDD31が記録を開始してからカウント値の初期値を設定した後、STCカウンタ85は、PCR検出回路82からPCRが供給されても、そのPCRを破棄し、カウント値を変更しない。STCカウンタ85は、カウント値を比較器84に出力する。

【0099】比較器84は、PCR検出回路82から供給されたPCRと、STCカウンタ85から供給されたカウント値との差分値を算出して、差分値を制御演算器88に出力する。AVHDD31が記録を開始して最初にPCRがPCR検出回路82から供給されたとき、STCカウンタ85のカウント値とPCRとが同一となるので、比較器84の出力である差分値は、0になる。

【0100】制御演算器88は、比較器84から供給された差分値に対応する制御信号を基準クロック再生回路55に供給する。

【0101】基準クロック再生回路55のD/A (Digital Analog) 変換回路111は、多重分離回路52から供

給された制御信号をD/A変換して、制御信号に対応した電圧の信号をLPF (Low Pass Filter) 112に出力する。LPF112は、D/A変換された信号から、所定の周波数以上の周波数成分を除去して、発振回路113に供給する。発振回路113は、いわゆる、電圧制御水晶振器 (VCXO) であり、LPF112から供給された信号の電圧に対応した周波数のクロック信号を生成して、生成したクロック信号を多重分離回路52に供給する。

【0102】HDD56に記録されているパケットを出力するとき、基準クロック再生回路55は、27MHzの固定の周波数のクロック信号を多重分離回路52に供給する。

【0103】基準クロック再生回路55から供給されたクロック信号は、STCカウンタ85、到着時刻計測カウンタ86、パケット出力タイミング制御器91、多重化回路92、および分離回路93に入力される。

【0104】AVHDD31がトランスポートパケットを記録するとき、基準クロック再生回路55は、いわゆる、PLL (Phase Lock Loop) を構成し、発振回路113が出力するクロック信号は、トランスポートパケットに格納されているPCRに対応して、そのパケットが符号化されたときの基準クロックに同期する。

【0105】図示せぬ操作部に対する使用者の操作により所望のプログラムを記録するようにAVHDD31が設定されたとき、選択回路83は、1または2以上のチャンネルに対応するトランスポートパケットから構成されるトランスポートストリームから、その設定に対応するCPU94から供給される信号、および、トランスポートパケットのPIDに基づいて、所定の1チャンネルまたは所定の複数のチャンネルに対応するパケットを抽出して、到着時刻計測カウンタ86および到着時刻付加器87に出力する。

【0106】選択回路83は、図示せぬ操作部に対する使用者の操作により所望のプログラムを再生するようにAVHDD31が設定されたとき、その設定に対応するCPU94から供給される信号、およびトランスポートパケットのPIDを基に、そのトランスポートパケットが再生されているか否かを示す選択フラグを、トランスポートパケットに同期して到着時刻付加器87に供給する。選択フラグの詳細は、図7を参照して、後述する。

【0107】到着時刻計測カウンタ86は、トランスポートパケットを記録を開始するとき、CPU94から供給される信号を基に、そのカウンタ値を初期化する (例えば、カウンタ値が0にセットされる)。到着時刻計測カウンタ86は、それ以後、基準クロック再生回路55から供給されるクロック信号を基に、そのカウント値をカウントアップして、カウント値を到着時刻付加器87およびパケット出力タイミング制御器91に供給する。

【0108】到着時刻付加器87は、到着時刻計測カウンタ86から供給されたカウント値、および選択回路8

3から供給された選択フラグを基にしたタイムスタンプを生成して、生成したタイムスタンプを選択回路83から供給されたトランスポートパケットに付加する。到着時刻付加器87は、タイムスタンプを付加したトランスポートパケットをスイッチ89に供給する。

【0109】多重化回路92は、基準クロック再生回路55から供給されたクロック信号を基に、MPEGビデオエンコーダ57から供給された映像のエレメンタリストリーム、およびMPEGオーディオエンコーダ58から供給された音声のエレメンタリストリームを多重化して、トランスポートパケットを生成し、生成したトランスポートパケットにCPU94から供給されたタイムスタンプを付加して、タイムスタンプを付加したトランスポートパケットをスイッチ89に供給する。

【0110】スイッチ89は、CPU94から供給された信号を基に、到着時刻付加器87から供給されたタイムスタンプを付加したトランスポートパケット、および多重化回路92から供給されたトランスポートパケット（タイムスタンプが付加されている）のいずれか一方を選択して、バッファ制御回路54に出力する。

【0111】バッファ制御回路54は、スイッチ89から供給されたトランスポートパケットを、一時的にリングバッファを形成するバッファメモリに記憶して、バッファメモリに記憶されているトランスポートパケットを所定の数のトランスポートパケット単位で、HDD56に出力する。

【0112】バッファ制御回路54は、HDD56から供給されたトランスポートパケットをスイッチ90およびパケット出力タイミング制御器91に供給する。

【0113】HDD56は、バッファ制御回路54から供給された、タイムスタンプが付加されたトランスポートパケットを記録するとともに、記録されているパケットをバッファ制御回路54に出力する。

【0114】スイッチ90は、バッファ制御回路54から供給されたトランスポートパケットおよびデジタルインターフェース51から供給されたトランスポートパケットのいずれか一方を選択して、分離回路93に供給する。

【0115】分離回路93は、基準クロック再生回路55から供給されたクロック信号を基に、スイッチ90から供給されたトランスポートパケットを分離して、パケットサイズドエレメンタリストリームを生成し、生成したパケットサイズドエレメンタリストリームをMPEGAVデコーダ59に出力する。

【0116】パケット出力タイミング制御器91は、バッファ制御回路54から供給されるタイムスタンプが付加されたパケットを受信して、到着時刻計測カウンタ86から供給されるカウンタ値（HDD56に記録されているパケットを再生するとき、到着時刻計測カウンタ86は、基準クロック再生回路55から供給される固定の周

波数のクロック信号を基に、カウンタ値をカウントアップする）、およびタイムスタンプを基に、パケットをデジタルインターフェース51に供給するタイミングを制御する。

【0117】すなわち、パケット出力タイミング制御器91は、到着時刻計測カウンタ86から供給されるカウンタ値とパケットに付加されたタイムスタンプを比較して、一致したとき、タイムスタンプを除去したパケットを、デジタルインターフェース51に供給する。

【0118】CPU94は、図示せぬ操作部に対する使用者の操作、およびRAM53またはRAM95に格納されているプログラム若しくはデータを基に、到着時刻計測カウンタ86の初期化などを実行して、多重分離回路52全体を制御する。

【0119】CPU94は、多重化回路92がトランスポートパケットをスイッチ89に供給するとき、多重化回路92の動作を制御し、タイムスタンプデータ、選択オーディオフラグ、および選択ビデオフラグを含むタイムスタンプを生成して、生成したタイムスタンプを多重化回路92に供給する。

【0120】次に、デジタルインターフェース51から供給されたトランスポートパケットの記録、および記録されているトランスポートパケットの出力について説明する。

【0121】図6は、AVHDD31が所定の1チャンネルに対応するトランスポートパケットを記録するときの、トランスポートパケットを説明する図である。

【0122】例えば、デジタルインターフェース51から図6（A）に示すトランスポートストリームが多重分離回路52に供給されている場合、図示せぬ操作部に対する使用者の操作により図中のBchを記録するようにAVHDD31が設定されたとき、選択回路83は、図6

（B）に示すように、Bchに対応するトランスポートパケットを選択して、選択したトランスポートパケットを到着時刻計測カウンタ86および到着時刻付加器87に出力する。

【0123】到着時刻付加器87は、到着時刻計測カウンタ86から供給されたカウンタ値、および選択回路83から供給された選択フラグを基にしたタイムスタンプを生成して、図6（C）に示すように、生成したタイムスタンプを選択回路83から供給されたトランスポートパケットの先頭に付加する。

【0124】図7は、到着時刻付加器87がトランスポートパケットに付加するタイムスタンプの例を示す図である。到着時刻付加器87がトランスポートパケットに付加するタイムスタンプは、4バイトから成り、トランスポートパケットの先頭に付される。タイムスタンプは、例えば、8ビットのフラグおよび24ビットのタイムスタンプデータから構成される。

【0125】24ビットのタイムスタンプデータには、

そのトランスポートパケットの先頭のデータが到着時刻付加器87に入力された時点に、到着時刻計測カウンタ86から供給されたカウンタ値が設定される。

【0126】例えば、図6(C)中の"Bch映像1"と名前が付されたトランスポートパケットには、図6(B)の t_2' に対応するカウンタ値がタイムスタンプデータとして格納されたタイムスタンプが付される。図6(C)中の"Bch映像2"と名前が付されたトランスポートパケットには、図6(B)の t_4' に対応するカウンタ値がタイムスタンプデータとして格納されたタイムスタンプが付される。図6(C)中の"Bch音声3"と名前が付されたトランスポートパケットには、図6(B)の t_7' に対応するカウンタ値がタイムスタンプデータとして格納されたタイムスタンプが付される。

【0127】タイムスタンプの8ビットのフラグ中のいずれかの1ビットは、選択回路83から供給された選択フラグである選択ビデオフラグが設定される。選択ビデオフラグは、そのトランスポートパケットに格納している映像データが復号されている(分離回路93が、その映像データを格納したトランスポートパケットを選択して、トランスポートパケットに含まれる映像のデータをパケットサイズエレメンタリストリームとして出力している)か否かを示す。

【0128】タイムスタンプの8ビットのフラグ中のいずれかの1ビットは、選択回路83から供給された選択フラグである選択オーディオフラグが設定される。選択オーディオフラグは、そのトランスポートパケットに格納されている音声データが復号されている(分離回路93が、その音声データを格納したトランスポートパケットを選択して、トランスポートパケットに含まれる音声のデータをパケットサイズエレメンタリストリームとして出力している)か否かを示す。

【0129】バッファ制御回路54は、スイッチ89から供給された、タイムスタンプが付加されたトランスポートパケットを、一時的にリングバッファを形成するバッファメモリに記憶して、図6(D)に示すように、バッファメモリに記憶されているトランスポートパケットを所定の数のトランスポートパケット単位で、HDD56に出力する。

【0130】次に、HDD56に記録されているパケットの出力について説明する。HDD56に記録されているパケットを出力するとき、図8(A)に示すように、HDD56は、記録されているパケットをバッファ制御回路54に出力する。

【0131】パケット出力タイミング制御器91は、到着時刻計測カウンタ86から供給されるカウンタ値とパケットに付加されたタイムスタンプを比較して、一致したとき、タイムスタンプを除去したパケットを、デジタルインターフェース51に供給する。

【0132】例えば、図8(B)中の"Bch映像1"

と名前が付されたパケットには、 t_2' に対応するタイムスタンプデータが格納されているので、到着時刻計測カウンタ86から供給されるカウンタ値が t_2' になったとき、パケット出力タイミング制御器91は、"Bch映像1"と名前が付されたパケットをデジタルインターフェース51に出力する。

【0133】図8(B)中の"Bch映像2"と名前が付されたパケットには、 t_4' に対応するタイムスタンプデータが格納されているので、到着時刻計測カウンタ86から供給されるカウンタ値が t_4' になったとき、パケット出力タイミング制御器91は、"Bch映像2"と名前が付されたパケットをデジタルインターフェース51に出力する。

【0134】図8(B)中の"Bch音声3"と名前が付されたパケットには、 t_7' に対応するタイムスタンプデータが格納されているので、到着時刻計測カウンタ86から供給されるカウンタ値が t_7' になったとき、パケット出力タイミング制御器91は、"Bch音声3"と名前が付されたパケットをデジタルインターフェース51に出力する。

【0135】このように、AVHDD31は、記録しているパケットを、それぞれ記録したときに供給された時間の間隔に対応させて出力することができる。

【0136】図9は、AVHDD31が複数のチャンネルに対応するトランスポートパケットを記録するときの、トランスポートパケットを説明する図である。

【0137】例えば、デジタルインターフェース51から図9(A)に示すトランスポートストリームが多重分離回路52に供給されている場合、図示せぬ操作部に対する使用者の操作により図中のAch、Bch、およびCchを記録するようにAVHDD31が設定されたとき、到着時刻付加器87は、Ach、Bch、およびCchに対応するトランスポートパケットに、選択ビデオフラグおよび選択オーディオフラグが設定されたタイムスタンプを付す。

【0138】例えば、時刻 t_1 乃至時刻 t_g の期間、Achの映像および音声は復号されている(分離回路93が、Achに対応する映像データまたは音声データを格納したトランスポートパケットを選択して、トランスポートパケットに含まれるデータをパケットサイズエレメンタリストリームとして出力している)場合、到着時刻付加器87は、 t_1' に対応するカウンタ値がタイムスタンプデータとして格納され、選択ビデオフラグが1に設定され、選択オーディオフラグが0に設定されたタイムスタンプを、"Ach映像1"と名前が付されたトランスポートパケットに付加する。

【0139】時刻 t_1 乃至時刻 t_g の期間、Achの映像および音声は復号されている場合、到着時刻付加器87は、 t_2' に対応するカウンタ値がタイムスタンプデータとして格納され、選択ビデオフラグが0に設定され、

【0151】到着時刻付加器87は、同様の処理を繰り返して、図9（C）に示すように、HDD56は、このようなタイムスタンプが付されたAch、Bch、および

Cchに対応するトランスポートパケットを記録する。

【0152】このようにすることで、AVHDD31は、記録されているトランスポートパケットを読み出したとき、トランスポートパケットに付加されているタイムスタンプの選択ビデオフラグまたは選択オーディオフラグを読み取ることで、そのトランスポートパケットに格納されている映像または音声は復号されたか否かを判定することができる。

【0153】従って、所望の時刻にチャンネルを切り換えながら、切り換えたチャンネルに対応するデータを復号するとともに、1以上のチャンネルに対応するトランスポートパケットを記録した場合、AVHDD31は、簡単に、復号のときのチャンネルの切り換えに対応させて、チャンネルを切り換えながら、記録しているデータを再生できるようにする。

【0154】例えば、AVHDD31は、記録されているトランスポートパケットを読み出して、選択ビデオフラグまたは選択オーディオフラグに1が設定されているトランスポートパケットを再生することで、使用者がトランスポートパケットを記録しているときに再生したチャンネルに対応させて、チャンネルを切り換えて、切り換えたチャンネルに対応する映像および音声を再生することができる。

【0155】なお、多重化回路92がトランスポートパケットを出力するとき、CPU94は、到着時刻付加器87と同様の処理で、タイムスタンプデータ、選択オーディオフラグ、および選択ビデオフラグを生成する。

【0156】図10は、タイムスタンプの他の例を示す図である。図10に示すタイムスタンプのフラグは、選択ビデオフラグおよび選択オーディオフラグに加えて、例えば、2ビットのプログラム識別フラグを含む。プログラム識別フラグは、2ビットに限らず、1ビット乃至6ビットのいずれかのビット数でもよい。

【0157】例えば、デジタルインターフェース51から図11(A)に示すトランスポートストリームが多重分離回路52に供給されている場合、図示せぬ操作部に対する使用者の操作により図中のAch、Bch、およびCchを記録するようにAVHDD31が設定されたとき、図11(B)に示す到着時刻付加器87は、00の値が設定されたプログラム識別フラグを含むタイムスタンプをAchに対応するトランスポートパケットに付加し、01の値が設定されたプログラム識別フラグを含むタイムスタンプをBchに対応するトランスポートパケットに付加し、10の値が設定されたプログラム識別フラグを含むタイムスタンプをCchに対応するトランスポートパケットに付加する。

【0158】また、到着時刻付加器87は、プログラム識別フラグに、プログラム毎に異なる値を設定するようにしてもよい。すなわち、プログラム識別フラグは、同じチャンネルに対応するトランスポートパケットであっ

ても、異なるプログラムのトランスポートパケットであれば、異なる値が設定される。

【0159】バッファ制御回路54は、その内部に有するバッファメモリをAch、Bch、およびCchのそれぞれに対応する3つの領域に分割する。例えば、図12に示すように、バッファメモリのアドレスMからアドレス(M+N-1)までの領域は、Achに対応するバッファエリア(A)とされる。同様に、バッファメモリのアドレス(M+N)からアドレス(M+N+O-1)までの領域は、Bchに対応するバッファエリア(B)とされ、バッファメモリのアドレス(M+N+O)からアドレス(M+N+O+P-1)までの領域は、Cchに対応するバッファエリア(C)とされる。

【0160】バッファエリア(A)、バッファエリア(B)、およびバッファエリア(C)は、それぞれリングバッファを構成する。

【0161】バッファ制御回路54は、プログラム識別フラグの値を基に、タイムスタンプが付加されたAchに対応するトランスポートパケットを、Achに対応するバッファエリア(A)に出力する。バッファ制御回路54は、プログラム識別フラグの値を基に、タイムスタンプが付加されたBchに対応するトランスポートパケットを、Bchに対応するバッファエリア(B)に出力する。バッファ制御回路54は、プログラム識別フラグの値を基に、タイムスタンプが付加されたCchに対応するトランスポートパケットを、Cchに対応するバッファエリア(C)に出力する。

【0162】バッファ制御回路54は、バッファエリア(A)に記憶されたAchに対応するトランスポートパケット(タイムスタンプが付されている)を、例えば、Achに対応するファイルとして記録するようにHDD56に出力する。図13(A)に示すように、HDD56は、Achに対応するトランスポートパケットを、Achに対応するファイルを記録するためのクラスタ(A)に記録する。クラスタ(A)を構成するセクタには、Achに対応する、タイムスタンプが付されたトランスポートパケットが記録される。

【0163】バッファ制御回路54は、バッファエリア(B)に記憶されたBchに対応するトランスポートパケット(タイムスタンプが付されている)を、例えば、Bchに対応するファイルとして記録するようにHDD56に出力する。図13(B)に示すように、HDD56は、Bchに対応するトランスポートパケットを、Bchに対応するファイルを記録するためのクラスタ(B)に記録する。クラスタ(B)を構成するセクタには、Bchに対応する、タイムスタンプが付されたトランスポートパケットが記録される。

【0164】同様に、バッファ制御回路54は、バッファエリア(C)に記憶されたCchに対応するトランスポートパケット(タイムスタンプが付されている)を、

例えば、Cchに対応するファイルとして記録するようにHDD56に出力する。図13(C)に示すように、HDD56は、Cchに対応するトランスポート packets を、Cchに対応するファイルを記録するためのクラスタ(C)に記録する。クラスタ(C)を構成するセクタには、Cchに対応する、タイムスタンプが付されたトランスポート packets が記録される。

【0165】なお、バッファ制御回路54は、バッファエリア(A)乃至バッファエリア(C)のいずれか1つに対応させて、HDD56のクラスタを指定して、HDD56にトランスポート packets を記録させるようにしてもよい。

【0166】また、図13において、HDD56のセクタフォーマットにおけるIDフィールド、データフィールドのSYNC、およびデータフィールドのCRCなどは、その図示を省略している。

【0167】なお、図13に示すクラスタのサイズを、8KBとしたが、8KBの場合に限らず、4KB、16KB、32KB、または64KBのクラスタの場合でも同様にトランスポート packets が記録される。

【0168】このように、HDD56は、プログラム毎に、トランスポート packets をそれぞれ異なるファイル、クラスタ、またはセクタに記録するので、AVHDD31は、所望のプログラム毎にトランスポート packets を消去することができる。

【0169】次に、多重分離回路52によるPCRの取得の処理を、図14のフローチャートを参照して説明する。ステップS11において、多重分離回路52は、トランスポートストリームのトランスポート packets を入力する。ステップS12において、PCRPID検出回路81は、入力されたトランスポート packets に含まれるPATを受信する。ステップS13において、PCRPID検出回路81は、受信したPATからPMTのPIDを取得する。

【0170】ステップS14において、PCRPID検出回路81は、ステップS13の処理で取得したPMTのPIDを基に、入力されたトランスポート packets に含まれるPMTを受信する。ステップS15において、PCRPID検出回路81は、受信したPMTからPCRのPIDを取得する。PCRPID検出回路81は、PCRのPIDをPCR検出回路82に供給する。

【0171】ステップS16において、PCR検出回路82は、ステップS15の処理で供給されたPCRのPIDを基に、入力されたトランスポート packets に含まれるPCRを取得する。

【0172】ステップS17において、多重分離回路52および基準クロック再生回路55は、ステップS16の処理で取得したPCRの値に対応して、PLLをかけて、クロック信号を生成し、処理は終了する。

【0173】このように、AVHDD31は、トランスポート packets からPCRを取得して、PCRを基に、そのトラン

スポート packets の生成のときのクロックに同期したクロック信号を生成することができる。

【0174】次に、多重分離回路52によるトランスポート packets へのタイムスタンプの付加の処理を図15のフローチャートを参照して、説明する。ステップS31において、CPU94は、到着時刻計測カウンタ86を初期化する。到着時刻計測カウンタ86は、基準クロック再生回路55から供給されるクロック信号を基に、カウンタ値をカウントアップする。ステップS32において、多重分離回路52は、トランスポートストリームのトランスポート packets を入力する。

【0175】ステップS33において、到着時刻付加器87は、トランスポート packets の先頭データが入力した時点の到着時刻計測カウンタ86のカウンタ値を取得する。ステップS34において、到着時刻付加器87は、タイムスタンプデータ、選択ビデオフラグ、および選択オーディオフラグなどを含む4バイトのタイムスタンプを生成して、188バイトのトランスポート packets に4バイトのタイムスタンプを付加する。ステップS35において、到着時刻付加器87は、192バイトの packets (タイムスタンプが付加されたトランスポート packets) をバッファ制御回路54に出力する。

【0176】ステップS36において、多重分離回路52は、使用者の操作に対応した図示せぬ操作部からの信号などを基に、記録が終了したか否かを判定し、記録が終了していないと判定された場合、ステップS32に戻り、トランスポート packets へのタイムスタンプの付加の処理を繰り返す。

【0177】ステップS36において、記録が終了したと判定された場合、処理は終了する。

【0178】このように、多重分離回路52は、トランスポート packets に、そのトランスポート packets が入力した時点に対応するタイムスタンプデータ、選択ビデオフラグ、および選択オーディオフラグなどを含むタイムスタンプを付加して、バッファ制御回路54に出力することができる。

【0179】次に、バッファ制御回路54がHDD56にトランスポート packets を記録させる処理を図16のフローチャートを参照して説明する。ステップS51において、バッファ制御回路54は、多重分離回路52からトランスポート packets が入力されたか否かを判定し、 packets が入力されたと判定された場合、ステップS52に進み、トランスポート packets に付加されたタイムスタンプに含まれるプログラム識別フラグを基に、入力されたトランスポート packets のチャンネルを取得する。

【0180】ステップS53において、バッファ制御回路54は、トランスポート packets をステップS52の処理で取得したチャンネルに対応するバッファエリアに格納し、手続は、ステップS54に進む。

【0181】ステップS51において、パケットが入力されていないと判定された場合、トランスポートパケットのバッファへの格納の処理は必要ないので、ステップS52およびステップS53の処理はスキップされ、手続はステップS54に進む。

【0182】ステップS54において、バッファ制御回路54は、例えば、図12に示すバッファエリア(A)などの、所定のバッファエリアを選択する。ステップS55において、バッファ制御回路54は、予め記憶されている閾値を基に、ステップS54の処理で選択されたバッファエリアに所定の数のパケットが格納されているか否かを判定し、選択されたバッファエリアに所定の数のパケットが格納されていると判定された場合、ステップS56に進み、選択されたバッファエリアの所定の量のデータを、バッファエリアに対応するセクタを指定して、HDD56に出力して、ステップS57に進む。

【0183】ステップS55において、選択されたバッファエリアに所定の数のパケットが格納されていないと判定された場合、ステップS56の処理はスキップされ、手続は、ステップS57に進む。

【0184】ステップS57において、バッファ制御回路54は、全てのバッファエリアが選択されたか否かを判定し、全てのバッファエリアが選択されていないと判定された場合、ステップS54に戻り、次のバッファエリアを選択して、バッファエリアからのデータの出力の処理を繰り返す。

【0185】ステップS57において、全てのバッファエリアが選択されたと判定された場合、ステップS51に戻り、パケットの入力のから、処理を繰り返す。

【0186】以上のように、バッファ制御回路54は、入力したパケットを、チャンネル毎のバッファエリアに格納して、各バッファエリアに格納されたパケット毎、すなわち、所定のチャンネルのパケット毎にセクタを指定してHDD56に出力することができる。

【0187】次に、多重分離回路52からデジタルインターフェース51へのパケットの出力の処理を図17のフローチャートを参照して説明する。ステップS71において、CPU94は、到着時刻計測カウンタ86を初期化する。以後の処理において、到着時刻計測カウンタ86は、基準クロック再生回路55から供給されるクロック信号を基に、カウント値をカウントアップするとともに、カウント値をパケット出力タイミング制御器91に供給する。

【0188】ステップS72において、多重分離回路52は、バッファ制御回路54にHDD56からパケットを読み出させる。バッファ制御回路54は、HDD56からタイムスタンプが付加されているパケットを読み出させ、読み出したパケットを多重分離回路52に供給する。

【0189】ステップS73において、パケット出力タ

イミング制御器91は、ステップS72の処理で供給されたパケットに付加されているタイムスタンプを取得する。

【0190】ステップS74において、パケット出力タイミング制御器91は、到着時刻計測カウンタ86から供給されるカウンタ値と、ステップS73の処理で取得したタイムスタンプの値とが一致したか否かを判定し、カウンタ値とタイムスタンプの値とが一致していないと判定された場合、カウンタ値とタイムスタンプの値とが一致するまで、ステップS74の判定の処理を繰り返す。

【0191】ステップS74において、カウンタ値とタイムスタンプの値とが一致したと判定された場合、ステップS75に進み、パケット出力タイミング制御器91は、パケットから4バイトのタイムスタンプを除去する。

【0192】ステップS76において、パケット出力タイミング制御器91は、188バイトのパケットをデジタルインターフェース51に出力する。

【0193】ステップS77において、多重分離回路52は、使用者の操作に対応した図示せぬ操作部からの信号などを基に、再生が終了したか否かを判定し、再生が終了していないと判定された場合、ステップS72に戻り、パケットの読み出しから処理を繰り返す。

【0194】ステップS77において、再生が終了したと判定された場合、処理は終了する。

【0195】このように、AVHDD31は、HDD56に記録されている、デジタルインターフェース51を介して入力されたトランスポートパケットに対応するパケットを、そのパケットが記録されたとき、AVHDD31に入力されたタイミングに対応した時間の間隔で出力することができる。

【0196】また、AVHDD31は、HDD56に記録されている、多重分離回路52が生成したトランスポートパケットに対応するパケットを、そのパケットが記録されたとき、多重分離回路52から出力されたタイミングに対応した時間の間隔で出力することができる。

【0197】図18は、本発明に係るAVHDD31の他の実施の形態の構成を示す図である。図3に示す場合と同様の部分には、同一の番号を付してあり、その説明は省略する。

【0198】ディスクアレイ制御回路121は、いわゆる、RAID (Redundant Array of Independent Disks) -5の方式のディスクアレイコントローラで、バッファ制御回路54から供給された、タイムスタンプが付加されたパケットを分割してHDD56-1乃至HDD56-3のいずれか1つに記録させるとともに、分割して記録させたデータを基に、パリティデータを生成して、HDD56-1乃至HDD56-3のいずれか1つに記録させる。

【0199】図19は、ディスクアレイ制御回路121

がHDD56-1乃至HDD56-3に記録させるデータの例を説明する図である。

【0200】例えば、バッファ制御回路54から、それぞれ4バイトのタイムスタンプが付された、それぞれ188バイトの、“Ach映像1”と名前が付されたパケット、“Ach音声1”と名前が付されたパケット、“Ach映像2”と名前が付されたパケット、“Ach映像3”と名前が付されたパケット、“Ach映像4”と名前が付されたパケット、“Ach映像5”と名前が付されたパケット、“Ach映像6”と名前が付されたパケット、“Ach音声2”と名前が付されたパケット、“Ach映像7”と名前が付されたパケット、“Ach映像8”と名前が付されたパケット、および“Ach映像9”と名前が付されたパケットがディスクアレイ制御回路121に供給された場合について説明する。

【0201】ディスクアレイ制御回路121は、HDD56-1に、192バイトの“Ach映像1”と名前が付されたパケット、192バイトの“Ach音声1”と名前が付されたパケット、および“Ach映像2”と名前が付されたパケットの内の先頭から128バイトデータをHDD56-1のセクタ1-1に記録させる。ディスクアレイ制御回路121は、HDD56-2に、“Ach映像2”と名前が付されたパケットの残りの64バイトのデータ、192バイトの“Ach映像3”と名前が付されたパケット、192バイトの“Ach映像4”と名前が付されたパケット、および“Ach映像5”と名前が付されたパケットの内の先頭から64バイトデータをHDD56-2のセクタ2-1（HDD56-1のセクタ1-1に対応する）に記録させる。

【0202】ディスクアレイ制御回路121は、HDD56-1のセクタ1-1に記録したデータと、HDD56-2のセクタ2-1に記録したデータとの、各ビット毎の排他的論理和を求めて、パリティデータを生成し、図19（C）に示すように、HDD56-1のセクタ1-1およびHDD56-2のセクタ2-1に対応する、HDD56-3のセクタ3-1に記録させる。

【0203】ディスクアレイ制御回路121は、HDD56-1に、“Ach映像5”と名前が付されたパケットの残りの128バイトのデータ、192バイトの“Ach映像6”と名前が付されたパケット、および192バイトの“Ach音声2”と名前が付されたパケットをHDD56-1のセクタ1-2に記録させる。ディスクアレイ制御回路121は、HDD56-2に、192バイトの“Ach映像7”と名前が付されたパケット、192バイトの“Ach映像8”と名前が付されたパケット、および“Ach映像9”と名前が付されたパケットの内の先頭から128バイトデータをHDD56-2のセクタ2-2（HDD56-1のセクタ1-2に対応する）に記録させる。

【0204】ディスクアレイ制御回路121は、HDD5

6-1のセクタ1-2に記録したデータと、HDD56-2のセクタ2-2に記録したデータとの、各ビット毎の排他的論理和を求めて、パリティデータを生成して、図19（C）に示すように、HDD56-1のセクタ1-2およびHDD56-2のセクタ2-2に対応する、HDD56-3のセクタ3-2に記録させる。

【0205】なお、パリティデータは、HDD56-3に記録されるとは限らず、例えば、バッファ制御回路54から供給されるデータが格納されるファイル毎に変更され、HDD56-1乃至HDD56-3のいずれか1つに記録される。

【0206】また、図19において、HDD56-1乃至HDD56-3のセクタフォーマットにおけるIDフィールド、データフィールドのSYNC、およびデータフィールドのCRCなどは、その図示を省略している。

【0207】なお、ディスクアレイ制御回路121は、RAID-5の方式に限らず、RAID-0、RAID-1、およびRAID-3のいずれかの方式に基づいて、HDD56-1乃至HDD56-3へのデータの書き込みを処理するようにしてもよい。

【0208】図18に示すAVHDD31は、図3に示す構成を有するAVHDD31に比較して、より高速にパケットを記録することができる。更に、HDD56-1乃至HDD56-3のいずれか1つからパケットが読み出せなくなった場合（例えば、いわゆる、クラッシュした場合）、図18に示すAVHDD31は、残ったHDD56-1乃至HDD56-3のいずれか2つに記録されているデータまたはパリティデータを基に、読み出せなくなったHDD56-1乃至HDD56-3のいずれか1つのデータを生成することができる。

【0209】次に、ディスクアレイ制御回路121のデータの記録の処理を、図20のフローチャートを参照して説明する。ステップS91において、ディスクアレイ制御回路121は、バッファ制御回路54からデータを受信したか否かを判定し、データを受信していないと判定された場合、データを受信するまで、ステップS91の処理を繰り返す。

【0210】ステップS91において、バッファ制御回路54からデータを受信したと判定された場合、ステップS92に進み、ディスクアレイ制御回路121は、受信したデータを、受信したデータのデータ量などを基に、第1のドライブ（例えば、HDD56-1）に記録するデータと、第2のドライブ（例えば、HDD56-2）に記録するデータとに分割する。

【0211】ステップS93において、ディスクアレイ制御回路121は、第1のドライブに記録するデータがあるか否かを判定し、第1のドライブに記録するデータがあると判定された場合、ステップS94に進み、ディスクアレイ制御回路121は、そのデータを第1のドライブに記録する。

【0212】ステップS95において、ディスクアレ制御回路121は、ステップS94の処理で記録したデータをディスクアレ制御回路121の内部に記憶して、手続きは、ステップS96に進む。

【0213】ステップS93において、第1のドライブに記録するデータがないと判定された場合、ステップS94およびステップS95の処理はスキップされ、手続きは、ステップS96に進む。

【0214】ステップS96において、ディスクアレ制御回路121は、第2のドライブに記録するデータがあるか否かを判定し、第2のドライブに記録するデータがあると判定された場合、ステップS97に進み、そのデータを第2のドライブに記録する。

【0215】ステップS98において、ディスクアレ制御回路121は、ディスクアレ制御回路121の内部に記憶しているデータと、ステップS97の処理で第2のドライブに記録したデータとを基に、パリティデータを生成する。

【0216】ステップS99において、ディスクアレ制御回路121は、パリティデータを第3のドライブ（例えば、HDD56-3）に記録して、ステップS91に戻り、処理を繰り返す。

【0217】このように、ディスクアレ制御回路121は、バッファ制御回路54から受信したデータをHDD56-1乃至HDD56-3のいずれか2つに記録させるとともに、HDD56-1乃至HDD56-3のいずれか2つに記録させたデータに対応するパリティデータをHDD56-1乃至HDD56-3のいずれか1つに記録させることができる。

【0218】なお、AVHDD31は、IEEE1394に規定する方式に限らず、SCSI、ファイバチャネル、Bluetooth、USB (Universal Serial Bus) などの方式でパケットを伝送するようにしてもよい。

【0219】また、バッファ制御回路54またはディスクアレ制御回路121は、HDD56またはHDD56-1乃至56-3にパケットを記録させると説明したが、HDD56またはHDD56-1乃至56-3に限らず、磁気ディスク、光ディスク、光磁気ディスク、または半導体メモリなどにパケットを記録させるようにしてもよい。

【0220】なお、AVHDD31は、2つ以上のMPEGオーディオエンコーダ、または2つ以上のMPEGビデオエンコーダを設けるようにしてもよい。

【0221】上述した一連の処理は、ハードウェアにより実行させることもできるが、ソフトウェアにより実行させることもできる。一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、記録媒体からイ

ンストールされる。

【0222】この記録媒体は、図3または図18に示すように、コンピュータとは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されている磁気ディスク41（フロッピディスクを含む）、光ディスク42（CD-ROM (Compact Disc-Read Only Memory)、DVD (Digital Versatile Disc)を含む）、光磁気ディスク43（MD (Mini-Disc)を含む）、若しくは半導体メモリ44などよりなるパッケージメディアにより構成されるだけでなく、コンピュータに予め組み込まれた状態でユーザに提供される、プログラムが記録されている図示せぬROMや、ハードディスクなどで構成される。

【0223】なお、本明細書において、記録媒体に格納されるプログラムを記述するステップは、記載された順序に沿って時系列的に行われる処理はもちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理をも含むものである。

【0224】また、本明細書において、システムとは、複数の装置により構成される装置全体を表すものである。

【0225】

【発明の効果】請求項1に記載の情報処理装置、請求項6に記載の情報処理方法、および請求項7に記載の記録媒体によれば、データを格納した複数のプログラムの伝送単位が受信され、プログラムが選択され、プログラムを識別する識別情報が、選択されたプログラムの伝送単位に付加され、識別情報を基に、プログラム毎に伝送単位を情報記録媒体の記録単位に記録させるように記録が制御されるようにしたので、簡単に、所望のプログラムの伝送単位を残したまま、他のプログラムの伝送単位を消去することができるようになる。

【図面の簡単な説明】

【図1】従来の記録再生装置の構成を示す図である。

【図2】トランスポートパケットの例を示す図である。

【図3】本発明に係るAVHDD31の一実施の形態の構成を示す図である。

【図4】多重分離回路52および基準クロック再生回路55の構成を説明する図である。

【図5】MPEG2トランスポートストリームの構造を説明する図である。

【図6】トランスポートパケットの例を示す図である。

【図7】タイムスタンプの例を示す図である。

【図8】トランスポートパケットの例を示す図である。

【図9】トランスポートパケットの例を示す図である。

【図10】タイムスタンプの他の例を示す図である。

【図11】トランスポートパケットの例を示す図である。

【図12】バッファエリアを説明する図である。

【図13】HDD56に記録されるパケットを説明する図である。

【図14】PCRの取得の処理を説明するフローチャートである。

【図15】トランスポートパケットへのタイムスタンプの付加の処理を説明するフローチャートである。

【図16】トランスポートパケットを記録する処理を説明するフローチャートである。

【図17】パケットの出力の処理を説明するフローチャートである。

【図18】本発明に係るAVHDD 31の他の実施の形態の構成を示す図である。

【図19】HDD 56-1乃至HDD 56-3が記録するデータの例を示す図である。

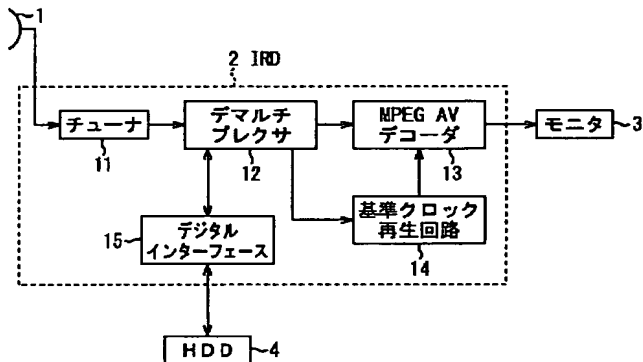
【図20】ディスクアレイ制御回路121のデータの記

録の処理を説明するフローチャートである。

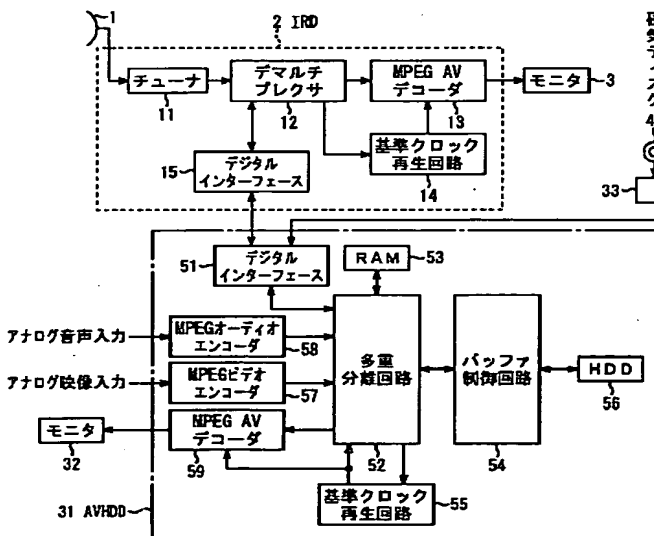
【符号の説明】

31 AVHDD, 41 磁気ディスク, 42 光ディスク, 43 光磁気ディスク, 44 半導体メモリ, 51 デジタルインターフェース, 52 多重分離回路, 53 RAM, 54 バッファ制御回路, 56, 56-1乃至56-3 HDD, 81 PCRPID検出回路, 82 PCR検出回路, 83 選択回路, 86 到着時刻計測カウンタ, 87 到着時刻付加器, 91 パケット出力タイミング制御器, 92 多重化回路, 94 CPU, 121 ディスクアレイ制御回路

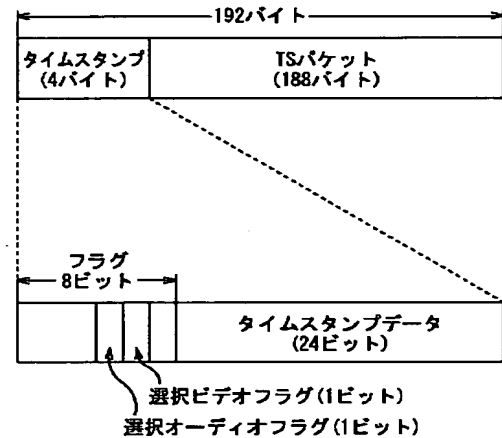
【図1】



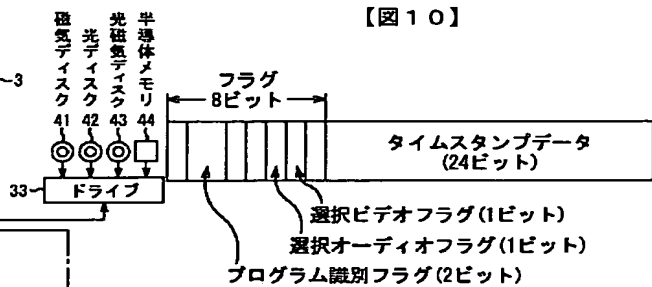
【図3】



【図7】



【図10】



【図12】

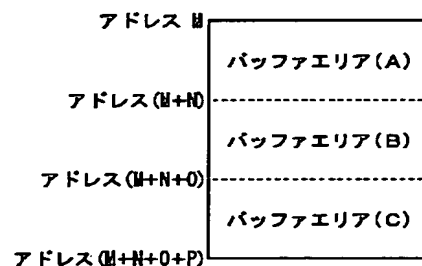


Figure 1 is a diagram illustrating a sequence of packets (A and B) over time. The packets are arranged in a grid with columns labeled A1, B1, A2, B2, A3, B3, A4, B4, A5, B5, A6, B6, A7, B7, A8, B8, A9, B9. The rows are labeled t1 to t9. A double-headed arrow on the left indicates the duration of one packet. An arrow on the right points upwards, labeled '時刻' (Time).

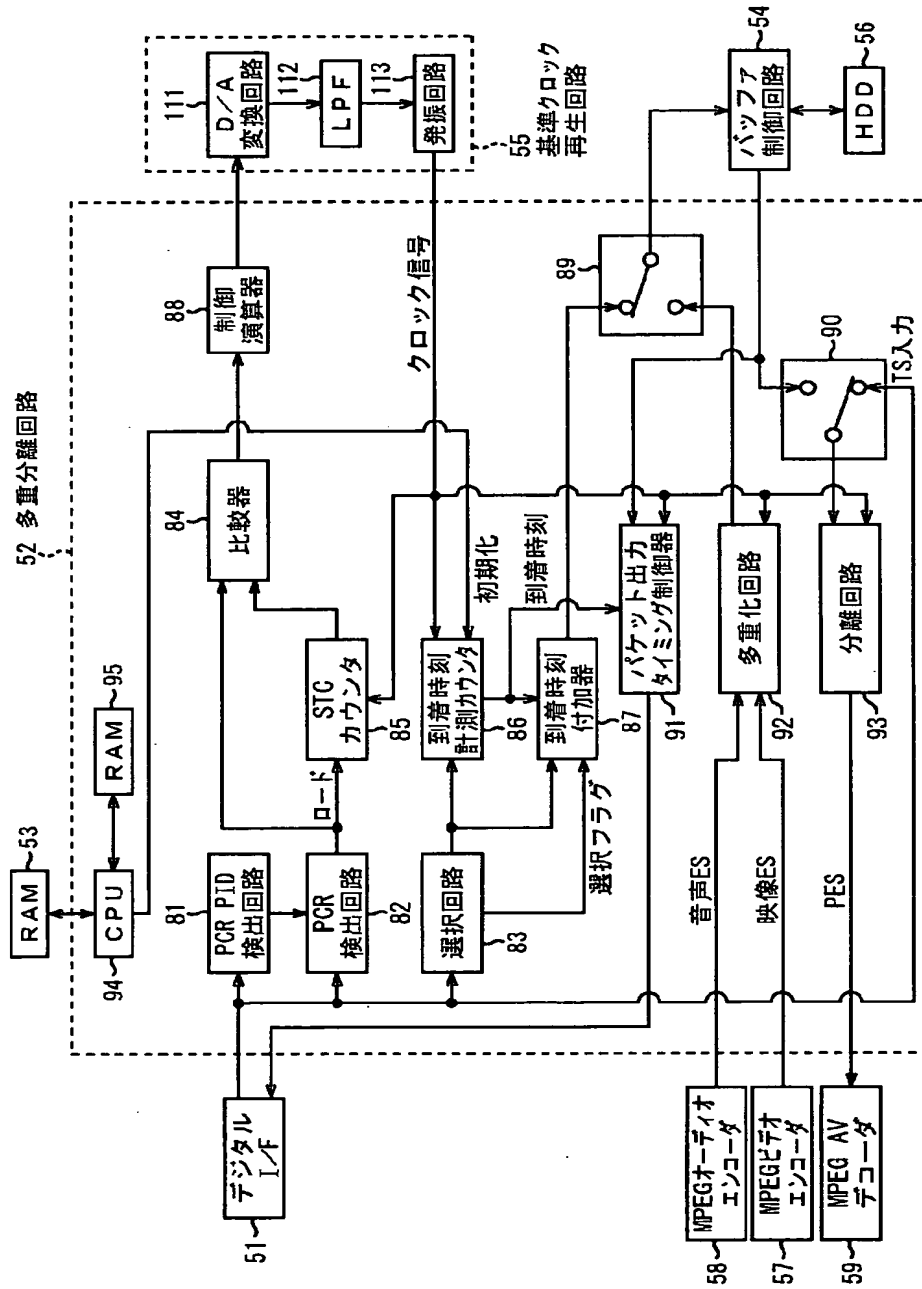
(A) MPEG トランスポートストリーム

(B) 12デマルチプレクサから
13MPEGAVデコーダへの出力

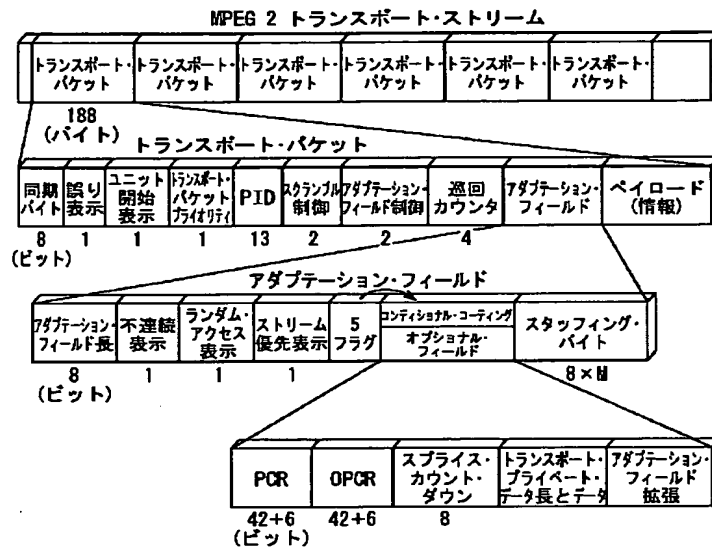
12 デジタルプレクサから
(C) 15 デジタルインターフェースへの
出力

12デマルチプレクサから
(D) 15デジタルインターフェースへの
出力

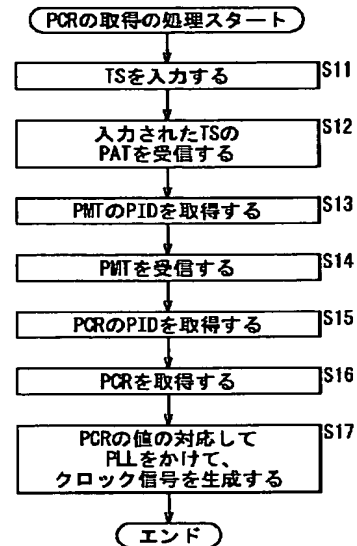
【図4】



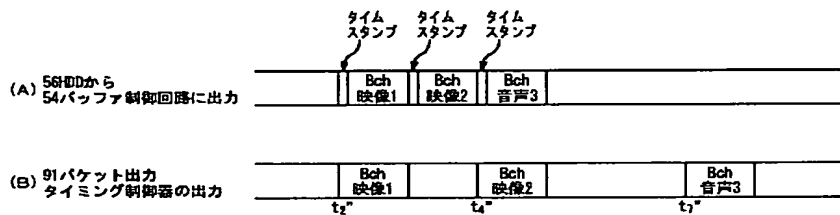
【図5】



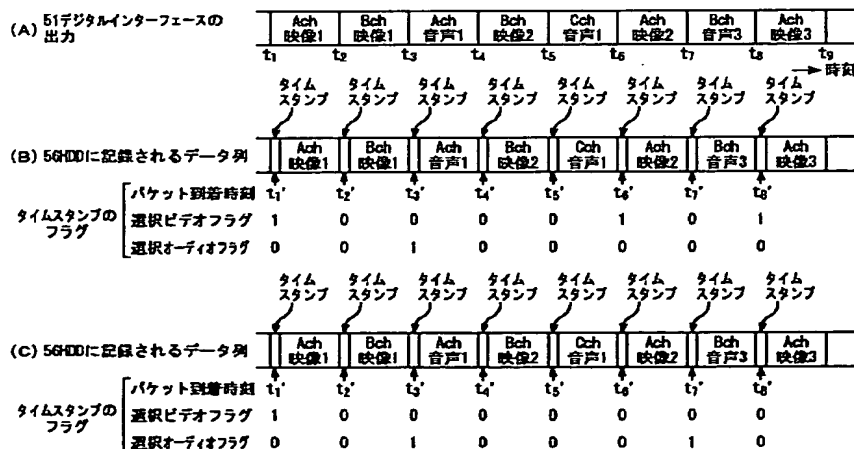
【図14】



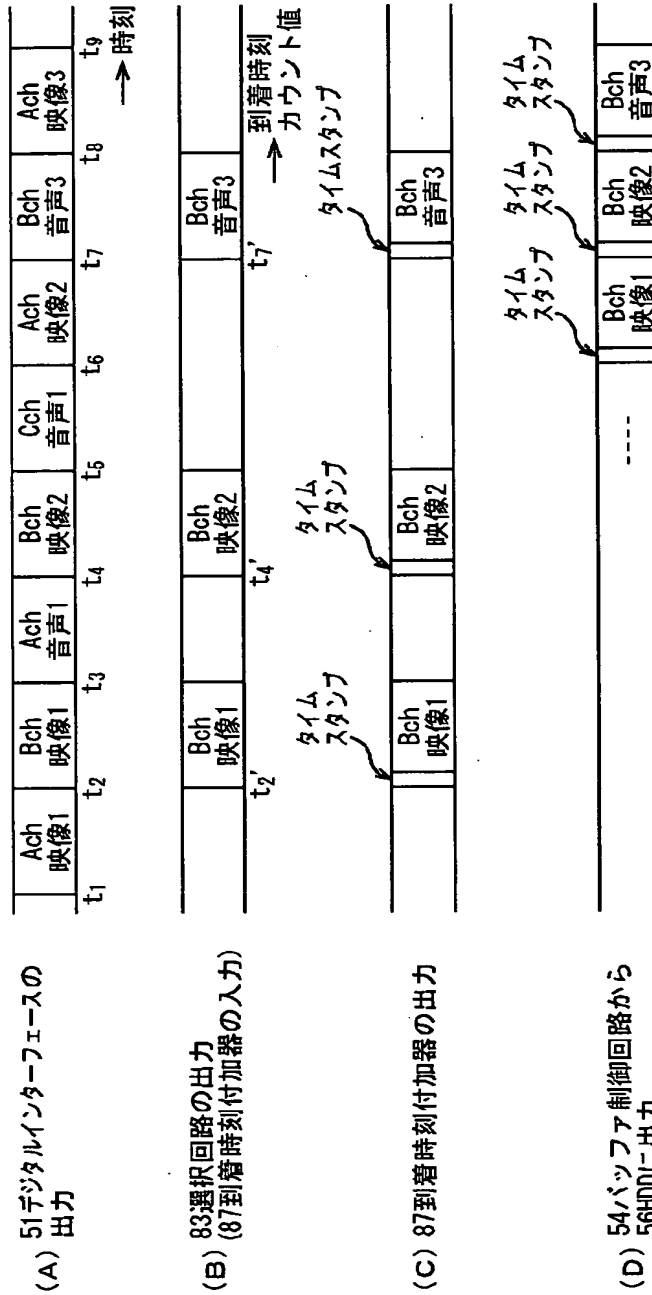
【図8】



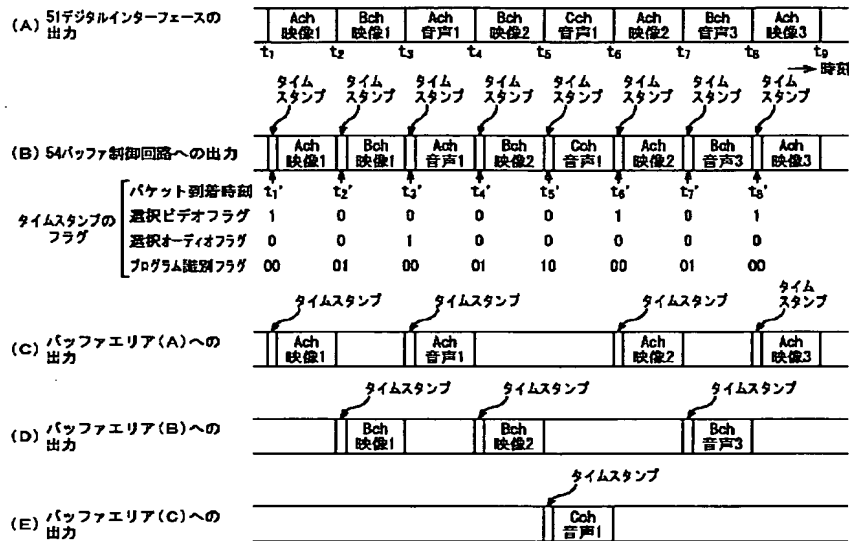
【図9】



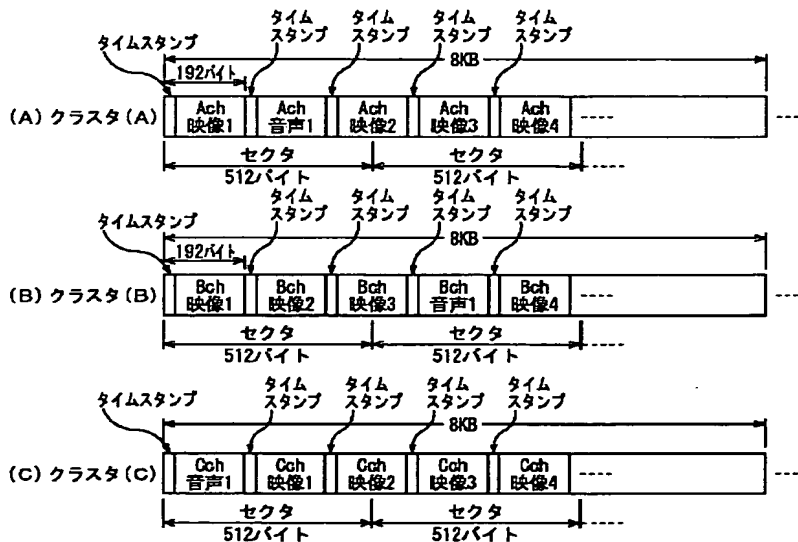
【図6】



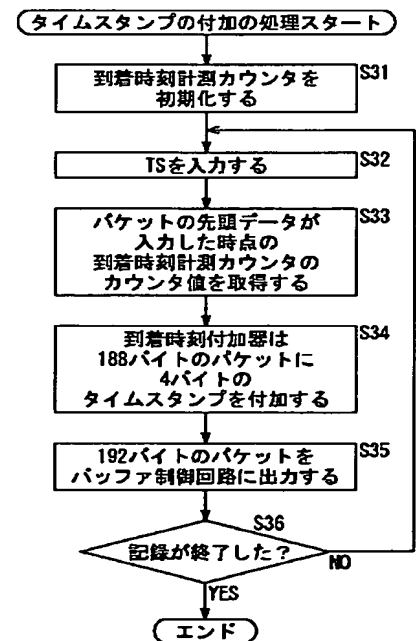
【図11】



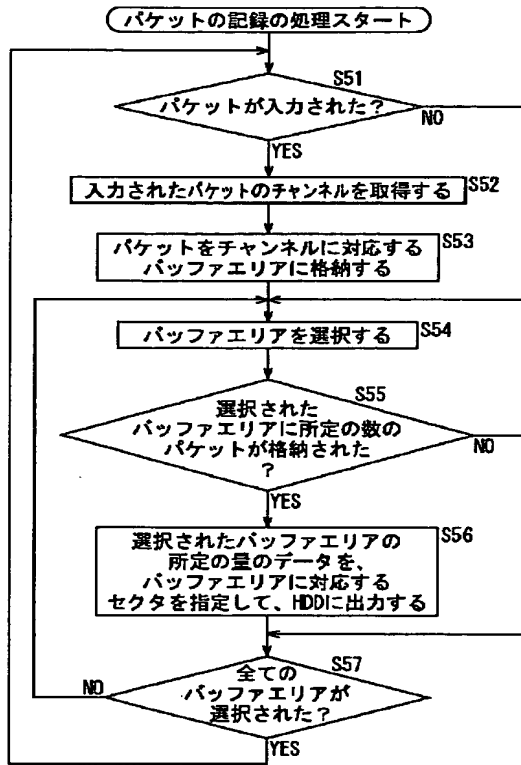
【図13】



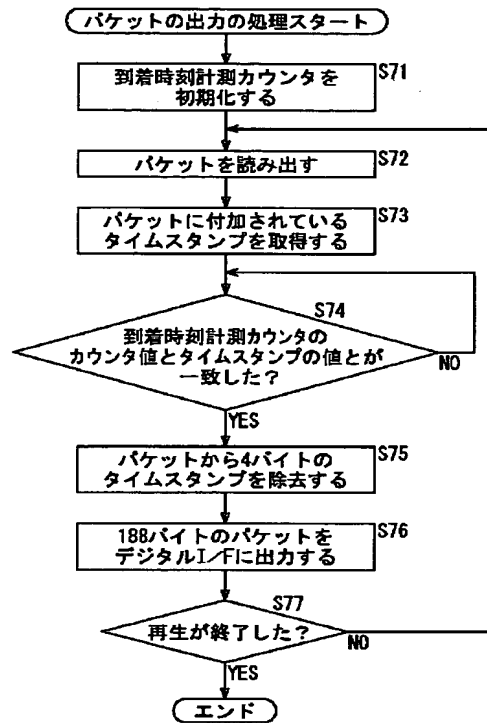
【図15】



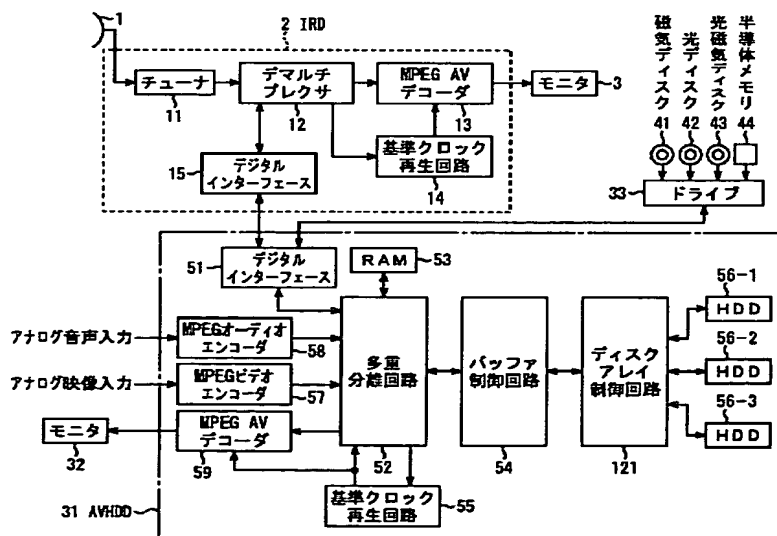
【図16】



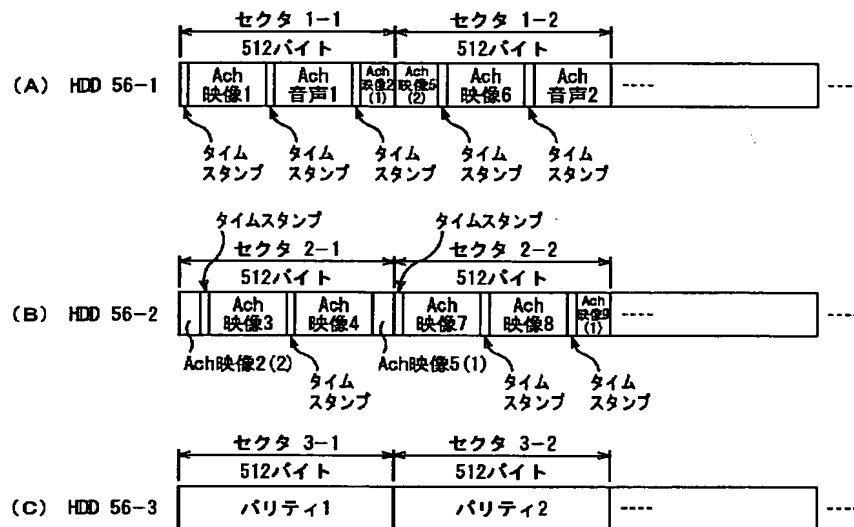
【図17】



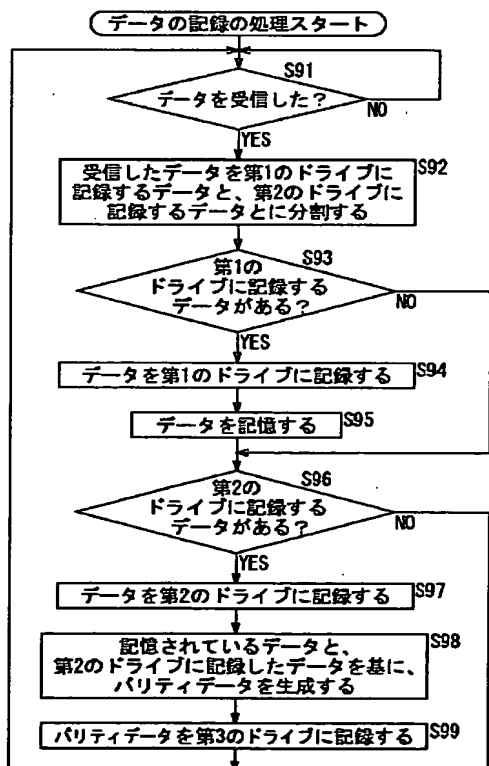
【図18】



【図19】



【図20】



フロントページの続き

(51) Int. Cl. 7	識別記号	F I	テマコード (参考)		
H O 4 L	12/28	H O 4 N	5/92	H	5 D 1 1 0
H O 4 N	5/445	H O 4 L	11/00	3 1 0 D	5 K 0 3 3
	5/765	H O 4 N	5/91	L	
	7/08		7/08	Z	
	7/081		7/137	Z	
	7/32				

(72) 発明者 末永 信一
 東京都品川区北品川 6 丁目 7 番 35 号 ソニ
 ー株式会社内

(72) 発明者 佐藤 重治
 東京都品川区北品川 6 丁目 7 番 35 号 ソニ
 ー株式会社内

(72) 発明者 相羽 雅之
 東京都品川区北品川 6 丁目 7 番 35 号 ソニ
 ー株式会社内

F ターム (参考)

5C025 AA23 CA01 CB06 CB08 DA01
 DA04 DA05

5C053 FA20 FA21 FA23 GB05 GB37
 LA06 LA11

5C059 MA00 RB02 RB10 RC04 RC33
 RC34 SS02 SS30 UA05

5C063 AA10 AB03 AB05 AC01 AC05
 DA01 DA05 DA07 DA13 EB33

5D044 AB05 AB07 BC01 CC05 DE12
 DE14 DE24 DE37 DE39 DE49
 DE83 EF03 EF05 FG10 FG18
 HH07 HL02

5D110 AA13 AA27 AA29 CB07 DA17
 DB05 DC16

5K033 AA02 BA14 BA15 CA12 CC02